

PAT-NO: JP405315509A

DOCUMENT-IDENTIFIER: JP 05315509 A

TITLE: SEMICONDUCTOR DEVICE

PUBN-DATE: November 26, 1993

INVENTOR-INFORMATION:

NAME

SONO, RIKURO

SUWA, MAMORU

MACHIDA, YASUMI

TSUJI, KAZUTO

HAMANAKA, YUZO

ASSIGNEE-INFORMATION:

NAME

FUJITSU LTD

COUNTRY

N/A

APPL-NO: JP04120778

APPL-DATE: May 13, 1992

INT-CL (IPC): H01L023/50, H01L023/28

US-CL-CURRENT: 257/674, 257/696

ABSTRACT:

PURPOSE: To accomplish high reliability even when a semiconductor chip is brought into the state of high density and a lead is brought into a fine pitched state in a semiconductor substrate constituted by the materials having different thermal expansion coefficient.

CONSTITUTION: In the semiconductor device provided with a lead 14, having an inner lead part 14a to be electrically connected to a semiconductor chip 11, and a resin package 15 with which the semiconductor chip 11 and the inner lead part 14a, etc., of the lead 14 are sealed, an anchor part 16, which is protrudingly formed on the upper or lower part against the surface of arrangement of the lead 14 and controls the displacement of the lead 14 in a resin package 15, is formed in the vicinity of the semiconductor chip of the inner lead part 14a.

COPYRIGHT: (C)1993,JPO&Japio

DERWENT-ACC-NO: 1994-003599

DERWENT-WEEK: 199401

COPYRIGHT 2004 DERWENT INFORMATION LTD.

TITLE: Semiconductor device - includes anchor portion for  
controlling displacement of lead in resin package in  
inner lead near semiconductor chip NoAbstract

PATENT-ASSIGNEE: FUJITSU LTD[FUIT]

PRIORITY-DATA: 1992JP-0120778 (May 13, 1992)

PATENT-FAMILY:

PUB-NO	PUB-DATE	LANGUAGE	PAGES	MAIN-IPC
JP <u>05315509</u> A	November 26, 1993	N/A	006	H01L 023/50

APPLICATION-DATA:

PUB-NO	APPL-DESCRIPTOR	APPL-NO	APPL-DATE
JP 05315509A	N/A	1992JP-0120778	May 13, 1992

INT-CL (IPC): H01L023/28, H01L023/50

ABSTRACTED-PUB-NO: JP 05315509A

EQUIVALENT-ABSTRACTS:

CHOSEN-DRAWING: Dwg.1/4

TITLE-TERMS: SEMICONDUCTOR DEVICE ANCHOR PORTION CONTROL DISPLACEMENT  
LEAD

RESIN PACKAGE INNER LEAD SEMICONDUCTOR CHIP NOABSTRACT

DERWENT-CLASS: A85 L03 U11

CPI-CODES: A12-E04; A12-E07C; L04-C20A; L04-C20D;

EPI-CODES: U11-D01A1; U11-D03A1A;

SECONDARY-ACC-NO:

CPI Secondary Accession Numbers: C1994-001798

Non-CPI Secondary Accession Numbers: N1994-002823

## \* NOTICES \*

Japan Patent Office is not responsible for any damages caused by the use of this translation.

1. This document has been translated by computer. So the translation may not reflect the original precisely.
2. \*\*\*\* shows the word which can not be translated.
3. In the drawings, any words are not translated.

---

## DETAILED DESCRIPTION

---

### [Detailed Description of the Invention]

[0001]

[Industrial Application] This invention relates to the semiconductor device constituted by each part material from which a semiconductor device is started, especially a coefficient of thermal expansion differs.

[0002] In recent years, as for the semiconductor device, miniaturization thin shape-ization is demanded. Moreover, the densification of a semiconductor device progresses by one side, and it is tended to carry out large-sized [ of the semiconductor chip itself ].

[0003] For this reason, in a resin package type semiconductor device, the thickness of the resin package which closes a semiconductor chip tends to become thin.

[0004] Therefore, a semiconductor device which can realize high dependability also in a thin resin package thick in this way is desired.

[0005]

[Description of the Prior Art] Drawing 4 and drawing 5 show the semiconductor device 1 in the former. Drawing 4 is the cross-sectional view of a semiconductor device 1, and drawing 5 is partial drawing of longitudinal section of a semiconductor device 1.

[0006] In each drawing, 2 is a semiconductor chip and die bonding is carried out to the stage 3. 4 is a lead which consists of a conductive metal (for example, 42 alloys or a copper alloy), and is constituted by inner lead section 4a by which wirebonding is carried out to a semiconductor chip 2, and outer lead section 4b fabricated in the shape of a gull wing.

Densification is progressing and the number of terminals of the in recent years semiconductor chip 2 is increasing. The number of arrangement of a lead 4 has increased corresponding to the densification of this semiconductor chip 2, and the configuration of each lead 4 is thin. Moreover, 5 is a resin package and is aiming at protection of each configuration member by carrying out the resin seal of the above-mentioned semiconductor chip 2, a stage 3, and the inner lead section 4a of lead 4.

[0007] On the other hand, the above-mentioned semiconductor device 1 is heated in a soldering process, in case it is mounted in the circuit board etc. Moreover, the semiconductor device 1 is constituted by each quality of the material from which the heat ray expansion coefficient of lead 4 and resin package 5 grade differs. Therefore, in order to raise the dependability of a semiconductor device 1, it is necessary to raise heat-resistant stress nature so that exfoliation, a package crack, etc. of lead 4 and the resin package 5 may not occur, even if heat is impressed.

[0008] In order to raise this heat-resistant stress nature conventionally 4d of notch sections

in which height 4c which projects in lead 4 in the direction of an arrangement side (direction where each lead adjoins), and a hole were formed is formed. Displacement resistance of the lead 4 in the resin package 5 was enlarged by these height 4c and 4d of notch sections, and it was performed that this prevents the variation rate between the leads 4 and the resin packages 5 at the time of heating.

[0009]

[Problem(s) to be Solved by the Invention] However, when the number of leads which the densification of a semiconductor chip 2 progresses and is arranged increases as described above, and it is going to attain the miniaturization of a semiconductor device 1, the pitch of two or more leads 4 of each arranged inevitably is formed into a fine pitch, and becomes thin, and the tooth space of it which forms a height 4 and 4d of notch sections is lost.

[0010] For this reason, in the semiconductor device 1 which carried out densification, the means for raising the conventional heat-resistant stress nature could not be applied, but there was a trouble that the dependability of a semiconductor device 1 will fall.

[0011] This invention is made in view of the above-mentioned point, a semiconductor chip carries out densification, and even if a lead forms a fine pitch, it aims at offering the semiconductor device which can realize high dependability.

[0012]

[Means for Solving the Problem] The stage in which the above-mentioned technical problem carries a semiconductor chip and this semiconductor chip, The lead which consists of the outer lead section connected with the inner lead section electrically connected with the above-mentioned semiconductor chip, and an external circuit, In the semiconductor device constituted with the resin package which closes this above-mentioned semiconductor chip, a stage, and the inner lead section of a lead It is solvable with the semiconductor device characterized by coming to form the support section which regulates the upper part or the variation rate of the lead [ project caudad, and it is formed and ] in the above-mentioned resin package to the arrangement side of the above-mentioned lead of the part near the semiconductor chip of the above-mentioned inner lead section.

[0013] moreover, the thing for which the above-mentioned support section is considered as the configuration which carried out bending formation of the arrangement side point of the semiconductor chip of the inner lead section -- moreover, it can solve more effectively by arranging a support member in the part near the semiconductor chip of the inner lead section, and considering the above-mentioned support section as the configuration in which this support member projects to the arrangement side of a lead.

[0014]

[Function] Making small die length to the direction of an arrangement side of a lead by considering as the above-mentioned configuration, displacement resistance of the lead in a resin package can be enlarged by the support section, and heat-resistant stress nature can be raised, i.e., while maintaining the pitch of an adjoining lead small.

[0015]

[Example] Next, the example of this invention is explained with a drawing. Drawing 1 and drawing 2 show the semiconductor device 10 which is one example of this invention, drawing 1 is partial drawing of longitudinal section of a semiconductor device 10, and drawing 2 is the crossing bottom view of a semiconductor device 10. Moreover, although a QFP (Quad Flat Package) type package is mentioned as an example and the semiconductor device 10 of this example explains it, this invention is not limited to QFP type package

structure, but can be applied also to other package structures.

[0016] Among drawing, 11 are a semiconductor chip, and while die bonding is carried out to the upper part of a stage 12, electrode pad 11a is arranged in the periphery edge of the top face. Moreover, two or more leads 14 are formed in the periphery location of a semiconductor chip 11 so that this semiconductor chip 11 may be surrounded. This lead 14 is constituted by inner lead section 14a and outer lead section 14b, and while a wire 13 is arranged between inner lead section 14a and an electrode pad, respectively, outer lead section 14b is fabricated in the shape of a gull wing. Moreover, 15 in drawing is a package made of resin (in drawing 2, a broken line shows only the appearance), closed a semiconductor chip 11, a stage 12, and inner lead section 14a of lead 14, and has protected the semiconductor chip 11 and the wire 13.

[0017] The above-mentioned semiconductor chip 11 is a semiconductor chip for ASIC (Application Specific Integratid Circuit), and let the number of electrode pads be a large number. In connection with this, the number of arrangement of lead 14 also increases and the fine pitch is formed. Especially the distance during the lead which the arrangement consistency of lead 14 becomes high and adjoins in the four-corners location of a semiconductor chip 11 as shown in drawing 2 is short. Furthermore, generally with the QFP type package, four support bar 12a which supports a stage 12 is also arranged in the four-corners location of a stage 12, and it has become the factor to which the distance during a lead becomes short further.

[0018] Therefore, in this example, height 14c and 14d of notch sections which project as usual in the location except this four-corners location in the direction of an arrangement side of lead 14 (this corresponds in the direction of a field of the space of this drawing in drawing 2) are formed. However, as mentioned above, in the four-corners location of a semiconductor chip 11, since the lead pitch is small, height 14c or 14d of notch sections used as the configuration where the lead 14 projected in the direction of an arrangement side cannot be formed, but the configuration of the lead 14 in this four-corners location turns into a straight-line-like configuration.

[0019] Therefore, when not establishing at all the means which raises heat-resistant stress nature, especially in the lead 14 (lead which attached the reference mark 14-1) of the straight-line configuration in this four-corners location, it becomes easy to generate exfoliation with the resin package 15 and lead 14. If the resin package 15 and lead 14 exfoliate and a variation rate relative between the resin package 15 and lead 14 occurs, the wire 13 arranged between a semiconductor chip 11 and inner lead section 14a will cut, and dependability will fall remarkably.

[0020] So, in this invention, it is characterized by forming the support (anchor) section 16 of the structure which bent the lead 14 caudad in one as shown in the point by the side of the inner lead section of lead 14 at drawing 1. Formation of this support section 16 can be formed in a stage 12, and shaping and coincidence of lead 14 in package in a leadframe formation process, and does not follow difficulty on this formation.

[0021] By forming the support section 16 of the above-mentioned configuration, the variation rate (variation rate of the direction shown especially by the arrow head X among drawing 1) of the lead 14 over the resin package 15 can be prevented, and the heat-resistant stress nature at the time of heating of a semiconductor device 10 can be raised. Thus, by forming the support section 16, by preventing the variation rate of lead 14, the exfoliation from the resin package 15 of lead 14 can be prevented, the occurrence of the

disconnection fault of a wire 13 can be prevented in connection with this, and the dependability of a semiconductor device 10 can be raised.

[0022] Especially the support section 16 is formed in the point by the side of the inner lead section of the lead 14 close to a semiconductor chip 11 in this example. Therefore, especially, displacement resistance of the lead 14 in the arrangement location of a wire 13 close to a semiconductor chip 11 if its location and puts in another way is high, and has the composition that the disconnection fault of a wire 13 can be prevented certainly.

[0023] On the other hand, this support section 16 has the configuration projected below (the inside of drawing 1, arrow-head Y1 direction) to the direction of an arrangement side of lead 14, since it is not the configuration projected in the direction of an arrangement side of lead 14, can make the pitch during an adjoining lead small, and can realize fine pitch-ization of lead 14. Therefore, in both the semiconductor devices 10 concerning this invention, the densification of a semiconductor device 10 and improvement in dependability are realizable.

[0024] Drawing 3 shows the semiconductor device 20 which is the modification of the semiconductor device 10 concerning the above-mentioned example. In addition, in the semiconductor device 20 shown in drawing 3, the same sign is attached about the same component as the semiconductor device 10 explained using drawing 1 and drawing 2, and the explanation is omitted.

[0025] The semiconductor device 20 shown in drawing 3 is characterized by considering as the configuration which arranged the support member (crepe shows) in the point by the side of the inner lead section of the lead 14 which approached the semiconductor chip 11 as the support section 21. The configuration which can consider resin material, lead frame material, and other various ingredients, and also pastes up the arrangement approach on lead 14 as this support member using adhesives is also good also as a configuration which fixes by welding.

[0026] Since it is not the configuration where the support section 21 in this example also has the configuration projected below (arrow-head Y1 direction) to the direction of an arrangement side of lead 14, and projected it in the direction of an arrangement side of lead 14, It is \*\*\*\*\* to be able to enlarge displacement resistance of lead 14, to be able to prevent an open circuit of a wire 13, and to raise the dependability of a semiconductor device 20, while being able to make the pitch during an adjoining lead small and being able to realize fine pitch-ization of lead 14.

[0027] In addition, although considered as the configuration where the support sections 16 and 21 were projected below (arrow-head Y1 direction) to the direction of an arrangement side of lead 14, in the above-mentioned example, it is good also as a configuration where the support section was projected up (arrow-head Y 2-way) to the direction of an arrangement side of lead 14. Moreover, when the support section 16 is considered as the configuration which bends lead 14 in one, it is not necessary to necessarily use a bending include angle as a right angle.

[0028] Moreover, although the above-mentioned example showed the configuration which formed the support sections 16 and 21 in the point by the side of the inner lead section of lead 14, the arrangement location of the support section is not limited to this location, and may be formed in other locations of inner lead 14a. However, the direction which arranged the open circuit of a wire 13 in the point by the side of the inner lead section from the field prevented effectively as described above is [ profits ] size.

[0029]

[Effect of the Invention] Since the heat-resistant stress nature of a lead can be improved realizing fine pitch-ization of a lead like \*\*\*\* according to this invention, it has the features that both the formation of a small thin shape of a semiconductor device and the improvement in dependability are realizable etc.

---

[Translation done.]

\* NOTICES \*

Japan Patent Office is not responsible for any damages caused by the use of this translation.

- 1.This document has been translated by computer. So the translation may not reflect the original precisely.
- 2.\*\*\*\* shows the word which can not be translated.
- 3.In the drawings, any words are not translated.

---

CLAIMS

---

[Claim(s)]

[Claim 1] The stage in which a semiconductor chip (11) and this semiconductor chip (11) are carried (12), The lead which consists of the outer lead section (14b) connected with the inner lead section (14a) electrically connected with this semiconductor chip (11), and an external circuit (4), In the semiconductor device constituted with the resin package (15) which closes this semiconductor chip (11), a stage (12), and the inner lead section (14a) of this lead (14) Or project caudad and it is formed. the part near the semiconductor chip of this inner lead section (14a) -- the arrangement side of this lead (14) -- receiving -- the upper part -- The semiconductor device characterized by coming to form the support section (16 21) which regulates the variation rate of this lead (14) in this resin package (15).

[Claim 2] This support section (16) is a semiconductor device according to claim 1 characterized by being the configuration which comes to carry out bending formation of the arrangement side point of this semiconductor chip (11) of this inner lead section (14a).

[Claim 3] This support section (21) is the semiconductor device of claim 1 characterized by considering as the configuration in which a support member is arranged in the part near the semiconductor chip of this inner lead section (14a), and this support member projects to the arrangement side of this lead (14).

---

[Translation done.]



\* NOTICES \*

Japan Patent Office is not responsible for any damages caused by the use of this translation.

1. This document has been translated by computer. So the translation may not reflect the original precisely.
2. \*\*\*\* shows the word which can not be translated.
3. In the drawings, any words are not translated.

---

DESCRIPTION OF DRAWINGS

---

[Brief Description of the Drawings]

[Drawing 1] It is partial drawing of longitudinal section of the semiconductor device which is one example of this invention.

[Drawing 2] It is the crossing bottom view of the semiconductor device which is one example of this invention.

[Drawing 3] It is partial drawing of longitudinal section of the semiconductor device which is the modification of this invention.

[Drawing 4] It is the cross-sectional view showing an example of the conventional semiconductor device.

[Drawing 5] It is partial drawing of longitudinal section showing an example of the conventional semiconductor device.

[Description of Notations]

10 20 Semiconductor device

11 Semiconductor Device

12 Stage

13 Wire

14 Lead

14a Inner lead section

14b Outer lead section

14c Height

14d Notch section

15 Resin Package

16 21 Support section

---

[Translation done.]

## \* NOTICES \*

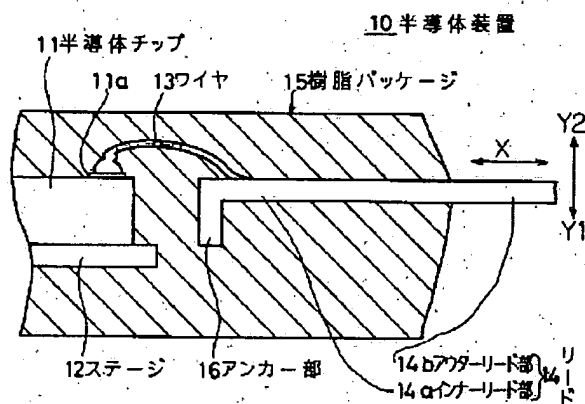
Japan Patent Office is not responsible for any damages caused by the use of this translation.

1. This document has been translated by computer. So the translation may not reflect the original precisely.
2. \*\*\*\* shows the word which can not be translated.
3. In the drawings, any words are not translated.

## DRAWINGS

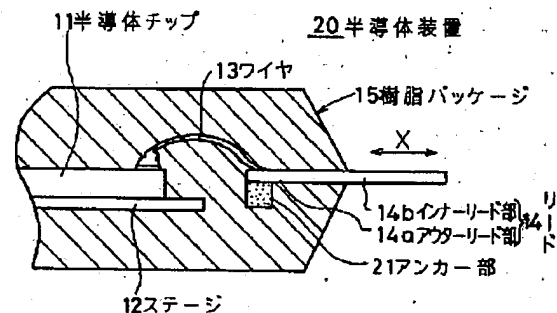
## [Drawing 1]

本発明の一実施例である半導体装置の部分縦断面図



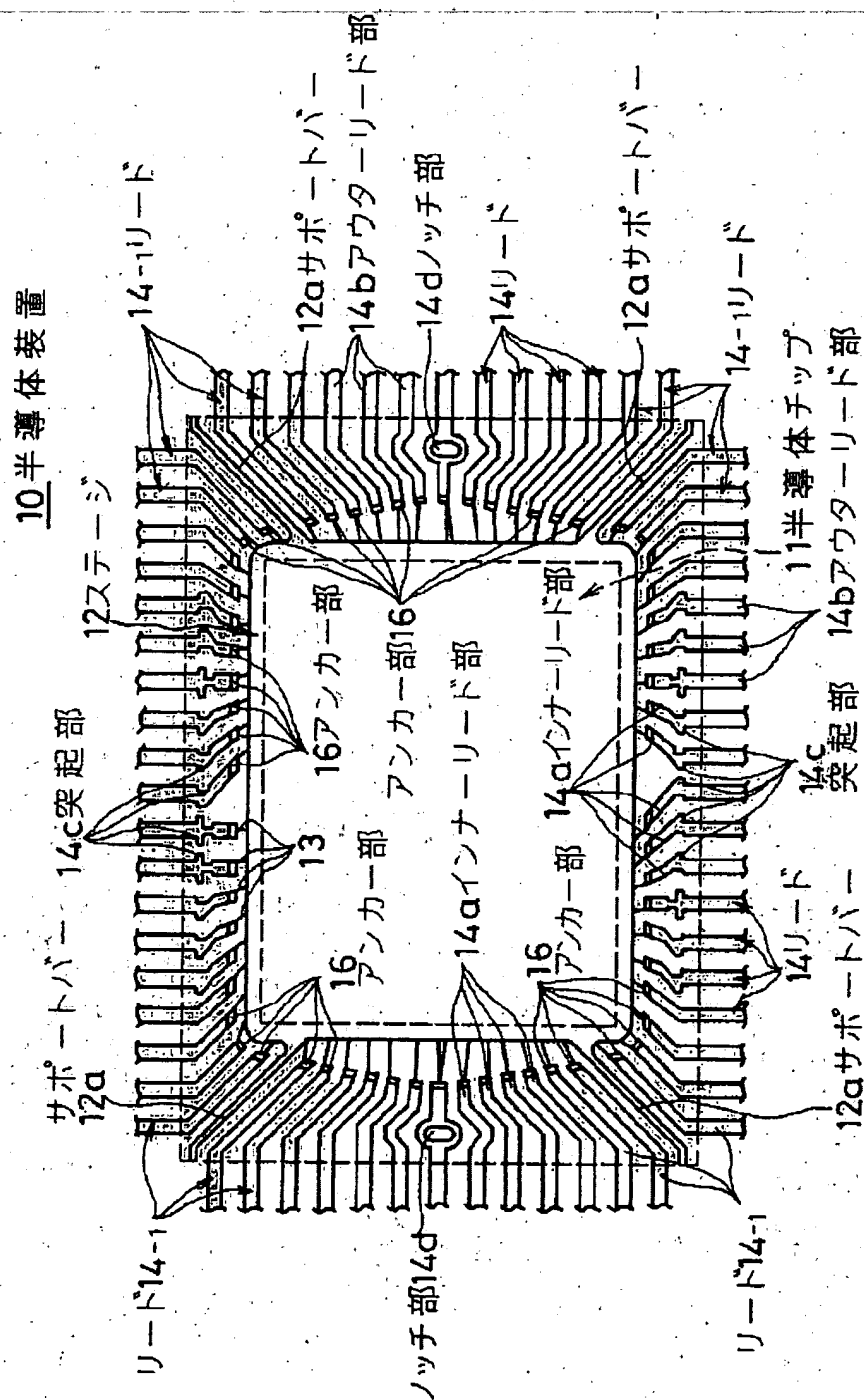
## [Drawing 3]

本発明の変形例である半導体装置の部分縦断面図



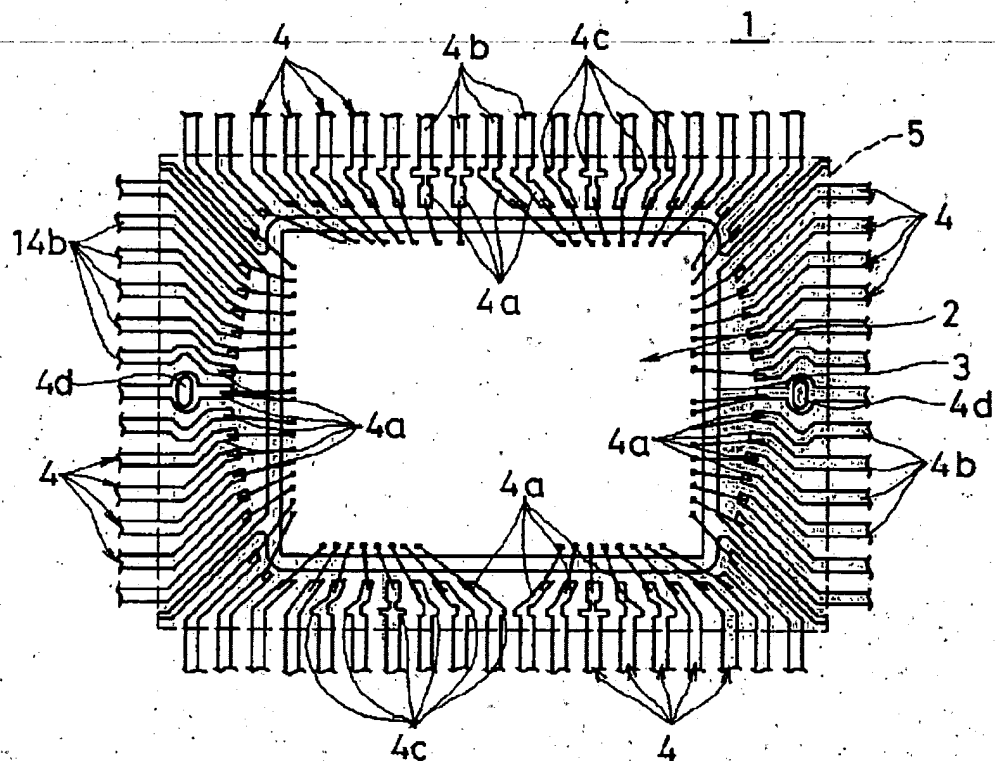
## [Drawing 2]

本発明の一実施例である半導体装置の横断背面図



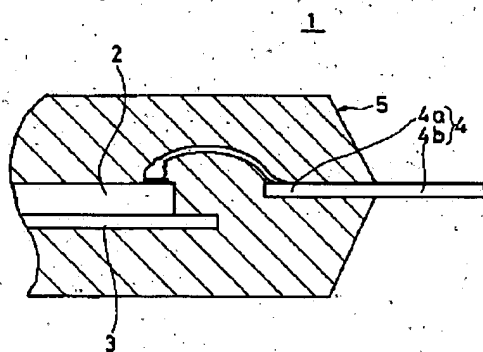
[Drawing 4]

従来の半導体装置の一例を示す横断面図



[Drawing 5]

従来の半導体装置の一例を示す部分縦断面図



[Translation done.]

(19)日本国特許庁(JP)

(12) 公開特許公報(A)

(11)特許出願公開番号

特開平5-315509

(43)公開日 平成5年(1993)11月26日

(51)Int.Cl.<sup>5</sup>H 0 1 L 23/50  
23/28

識別記号

G 9272-4M  
A 8617-4M

庁内整理番号

F I

技術表示箇所

審査請求 未請求 請求項の数3(全 6 頁)

(21)出願番号 特願平4-120778

(22)出願日 平成4年(1992)5月13日

(71)出願人 000005223

富士通株式会社  
神奈川県川崎市中原区上小田中1015番地

(72)発明者 藺 陸郎

神奈川県川崎市中原区上小田中1015番地  
富士通株式会社内

(72)発明者 諏訪 守

神奈川県川崎市中原区上小田中1015番地  
富士通株式会社内

(72)発明者 町田 靖巳

神奈川県川崎市中原区上小田中1015番地  
富士通株式会社内

(74)代理人 弁理士 伊東 忠彦 (外2名)

最終頁に続く

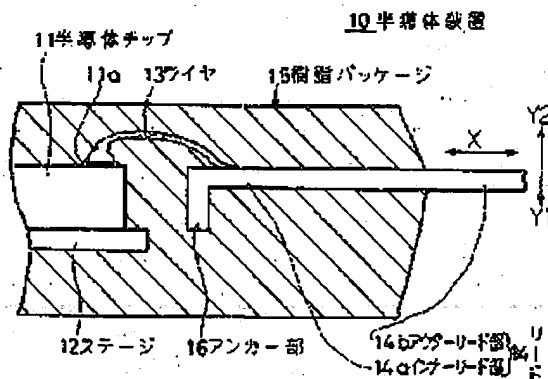
(54)【発明の名称】 半導体装置

(57)【要約】

【目的】本発明は熱膨張係数の異なる各部材により構成される半導体装置に関し、半導体チップが高密度化しリードがファインピッチ化しても高い信頼性を実現することを目的とする。

【構成】半導体チップ11と電気的に接続されるインナーリード部14aを有するリード4と、半導体チップ11及びリード14のインナーリード部14a等を封止する樹脂パッケージ15とを具備する半導体装置において、上記インナーリード部14aの半導体チップ近傍部位に、リード14の配設面に対して上方または下方に突出形成され、樹脂パッケージ15内におけるリード14の変位を規制するアンカー部16を形成する。

本発明の一実施例である半導体装置の部分縦断面図



(2)

特開平5-315509

1

## 【特許請求の範囲】

【請求項1】 半導体チップ(11)と、該半導体チップ(11)を搭載するステージ(12)と、該半導体チップ(11)と電気的に接続されるインナーリード部(14a)と外部回路と接続されるアウターリード部(14b)とよりなるリード(4)と、該半導体チップ(11)、ステージ(12)及び該リード(4)のインナーリード部(14a)を封止する樹脂パッケージ(15)とにより構成される半導体装置において、

該インナーリード部(14a)の半導体チップ近傍部位に、該リード(4)の配設面に対して上方または下方に突出形成され、該樹脂パッケージ(15)内における該リード(4)の変位を規制するアンカー部(16、21)を形成してなることを特徴とする半導体装置。

【請求項2】 該アンカー部(16)は、該インナーリード部(14a)の該半導体チップ(11)の配設側先端部を折曲形成してなる構成であることを特徴とする請求項1記載の半導体装置。

【請求項3】 該アンカー部(21)は、該インナーリード部(14a)の半導体チップ近傍部位にアンカー部材を配設し、該アンカー部材が該リード(4)の配設面に対して突出する構成としたことを特徴とする請求項1の半導体装置。

## 【発明の詳細な説明】

## 【0001】

【産業上の利用分野】 本発明は半導体装置に係り、特に熱膨張係数の異なる各部材により構成される半導体装置に関する。

【0002】 近年、半導体装置は小型化薄型化が要求されている。また、一方で半導体装置の高密度化が進み、半導体チップ自体は大型する傾向にある。

【0003】 このため、樹脂パッケージタイプの半導体装置では、半導体チップを封止する樹脂パッケージの肉厚は薄くなる傾向にある。

【0004】 従って、このように肉厚の薄い樹脂パッケージにおいても高い信頼性を実現できる半導体装置が望まれている。

## 【0005】

【従来の技術】 図4及び図5は従来における半導体装置1を示している。図4は半導体装置1の横断面図であり、図5は半導体装置1の部分縦断面図である。

【0006】 各図において、2は半導体チップであり、ステージ3にダイボンディングされている。4は導電性金属(例えば42アロイ或いは銅合金)よりなるリードであり、半導体チップ2とワイヤボンディングされるインナーリード部4aとガルウィング状に形成されたアウ

2

の形状は細くなっている。また、5は樹脂パッケージであり、上記の半導体チップ2、ステージ3、リード4のインナーリード部4aを樹脂封止することにより各構成部材の保護を図っている。

【0007】 一方、上記の半導体装置1は、回路基板等に実装される際、半田付け工程において加熱される。また、半導体装置1はリード4、樹脂パッケージ5等の熱膨張係数の異なる各材質により構成されている。従って、半導体装置1の信頼性を向上させるためには、熱を印加されてもリード4と樹脂パッケージ5との割れやパッケージ割れ等が発生しないよう耐熱ストレス性を向上させる必要がある。

【0008】 従来、この耐熱ストレス性を向上させるためには、リード4にその配設面方向(各リードが隣接する方向)に突出する突起部4cや孔を形成したノッチ部4dを形成し、この突起部4cやノッチ部4dにより樹脂パッケージ5内におけるリード4の変位抵抗を大きくし、これにより加熱時におけるリード4と樹脂パッケージ5との間の変位を防止することが行われていた。

## 【0009】

【発明が解決しようとする課題】 しかし、前記したように半導体チップ2の高密度化が進み配設するリード数が多くなり、かつ半導体装置1の小型化を図ろうとした場合、必然的に配設される複数の各リード4のピッチはファインピッチ化し細くなり、突起部4cやノッチ部4dを形成するスペースがなくなる。

【0010】 このため、高密度化した半導体装置1では従来の耐熱ストレス性を向上させるための手段が適用することができず、半導体装置1の信頼性が低下してしまうという問題点があった。

【0011】 本発明は上記の点に鑑みてなされたものであり、半導体チップが高密度化しリードがファインピッチ化しても高い信頼性を実現できる半導体装置を提供することを目的とする。

## 【0012】

【課題を解決するための手段】 上記課題は、半導体チップと、この半導体チップを搭載するステージと、上記半導体チップと電気的に接続されるインナーリード部と外部回路と接続されるアウターリード部とよりなるリードと、上記該半導体チップ、ステージ及びリードのインナーリード部を封止する樹脂パッケージとにより構成される半導体装置において、上記インナーリード部の半導体チップ近傍部位に、上記リードの配設面に対して上方または下方に突出形成され、上記樹脂パッケージ内におけるリードの変位を規制するアンカー部を形成してなることを特徴とする半導体装置により解決することができ

(3)

特開平5-315509

3

ード部の半導体チップ近傍部位にアンカー部材を配設し、このアンカー部材がリードの配設面に対して突出する構成とすることにより、より効果的に解決することができる。

【0014】

【作用】上記構成とすることにより、リードの配設面方向に対する長さを小さくしつつ、即ち隣接するリードのピッチを小さく維持しつつ、アンカー部により樹脂パッケージ内におけるリードの変位抵抗を大きくでき、耐熱ストレス性を向上させることができる。

【0015】

【実施例】次に本発明の実施例について図面と共に説明する。図1及び図2は本発明の一実施例である半導体装置10を示しており、図1は半導体装置10の部分縦断面図であり、図2は半導体装置10の横断面図である。また、本実施例の半導体装置10ではQFP (Quad Flat Package)タイプのパッケージを例に挙げて説明するが、本発明はQFPタイプのパッケージ構造に限定されず他のパッケージ構造に対しても適用できるものである。

【0016】図中、11は半導体チップでありステージ12の上部にダイボンディングされると共に、その上面の外周縁部には電極パッド11aが配設されている。また、半導体チップ11の外周位置には、この半導体チップ11を囲繞するように複数のリード14が設けられている。このリード14はインナーリード部14aとアウターリード部14bとにより構成されており、インナーリード部14aと電極パッドとの間には夫々ワイヤ13が配設されると共にアウターリード部14bはガルウイング状に成形されている。また、図中15は樹脂製のパッケージであり（図2においては破線でその外形のみ示す）、半導体チップ11、ステージ12、及びリード14のインナーリード部14aを封止し、半導体チップ11及びワイヤ13を保護している。

【0017】上記の半導体チップ11は、例えばASIC (Application Specific Integrated Circuit)用の半導体チップであり、その電極パッド数は多数とされている。これに伴い、リード14の配設数も多くなりファインピッチ化されている。特に、半導体チップ11の四隅位置においては、図2に示されるようにリード14の配設密度は高くなり隣接するリード間の距離は短くなっている。更に、一般にQFPタイプのパッケージでは、ステージ12を支持する4本のサポートバー12aもステージ12の四隅位置に配設されており、更にリード間の距離が短くなる要因となっている。

【0018】従って本実施例においては、この四隅位置

4

の四隅位置においてはリードピッチが小さいため、リード14が配設面方向に突起した形状となる突起部14cやノッチ部14dは形成することができず、この四隅位置におけるリード14の形状は直線状の形状となる。

【0019】従って、耐熱ストレス性を向上させる手段を何ら設けなかった場合、この四隅位置における直線形状のリード14（参照符号14-1を付したリード）において特に樹脂パッケージ15とリード14との剥離が発生し易くなる。樹脂パッケージ15とリード14とが剥離し、樹脂パッケージ15とリード14との間に相対的な変位が発生すると、半導体チップ11とインナーリード部14aとの間に配設されたワイヤ13が切断してしまい信頼性が著しく低下する。

【0020】そこで本発明では、リード14のインナーリード部側の先端部に、図1に示されるようにリード14を下方に一体的に折り曲げた構造のアンカー（錨）部16を形成したことを特徴とするものである。このアンカー部16の形成は、リードフレーム形成工程においてステージ12、リード14の成形と同時に一括的に形成することが可能であり、この形成に困難を伴うものではない。

【0021】上記構成のアンカー部16を形成することにより、樹脂パッケージ15に対するリード14の変位（特に図1中、矢印Xで示す方向の変位）を防止することができ、半導体装置10の加熱時における耐熱ストレス性を向上させることができる。このように、アンカー部16を設けることによりリード14の変位が防止されることにより、リード14の樹脂パッケージ15からの剥離を防止でき、これに伴いワイヤ13の断線事故の発生を防止でき、半導体装置10の信頼性を向上させることができる。

【0022】特に本実施例では、アンカー部16は半導体チップ11に近接したリード14のインナーリード部側の先端部に形成されている。従って、半導体チップ11に近接した位置、換言すればワイヤ13の配設位置におけるリード14の変位抵抗が特に高くなっており、ワイヤ13の断線事故を確実に防止できる構成となっている。

【0023】一方、このアンカー部16は、リード14の配設面方向に対して下方（図1中、矢印Y1方向）に突出した形状を有しており、リード14の配設面方向に突出した形状ではないため、隣接するリード間のピッチを小さくすることができ、リード14のファインピッチ化を実現することができる。従って、本発明に係る半導体装置10では、半導体装置10の高密度化と信頼性の向上とを共に実現することができる。

(4)

特開平5-315509

5

一符号を附して、その説明を省略する。

【0025】図3に示す半導体装置20は、アンカー部21として半導体チップ11に近接したリード14のインナーリード部側の先端部にアンカー部材（梨地で示す）を配設した構成としたことを特徴とするものである。このアンカー部材としては、樹脂材、リードフレーム材料、その他各種材料が考えられ、また配設方法も接着剤を用いてリード14に接着する構成でも、また溶接により固着する構成としてもよい。

【0026】本実施例におけるアンカー部21も、リード14の配設面方向に対して下方（矢印Y1方向）に突出した形状を有しており、リード14の配設面方向に突出した形状ではないため、隣接するリード間のピッチを小さくすることができ、リード14のファインピッチ化を実現することができると共に、リード14の変位抵抗を大きくすることができワイヤ13の断線を防止でき、半導体装置20の信頼性を向上させることができる。

【0027】尚、上記した実施例ではアンカー部16、21をリード14の配設面方向に対して下方（矢印Y1方向）に突出した形状としたが、アンカー部をリード14の配設面方向に対して上方（矢印Y2方向）に突出した形状としてもよい。また、アンカー部16をリード14を一体的に折り曲げる構成とした場合には、折り曲げ角度は必ずしも直角にする必要はない。

【0028】また、上記した実施例ではアンカー部16、21をリード14のインナーリード部側の先端部に形成した構成を示したが、アンカー部の配設位置はこの位置に限定されるものではなく、インナーリード14aの他の位置に形成してもよい。しかるに、前記したようにワイヤ13の断線を有効に防止する面からは、インナ

6

＊ーリード部側の先端部に配設した方が利益が大である。

【0029】

【発明の効果】上述の如く本発明によれば、リードのファインピッチ化を実現しつつリードの耐熱ストレス性を向上できるため、半導体装置の小型薄型化と信頼性の向上を共に実現することができる等の長を有する。

【図面の簡単な説明】

【図1】本発明の一実施例である半導体装置の部分縦断面図である。

【図2】本発明の一実施例である半導体装置の横断面図である。

【図3】本発明の変形例である半導体装置の部分縦断面図である。

【図4】従来の半導体装置の一例を示す横断面図である。

【図5】従来の半導体装置の一例を示す部分縦断面図である。

【符号の説明】

10、20 半導体装置

11 半導体チップ

12 ステージ

13 ワイヤ

14 リード

14a インナーリード部

14b アウターリード部

14c 突起部

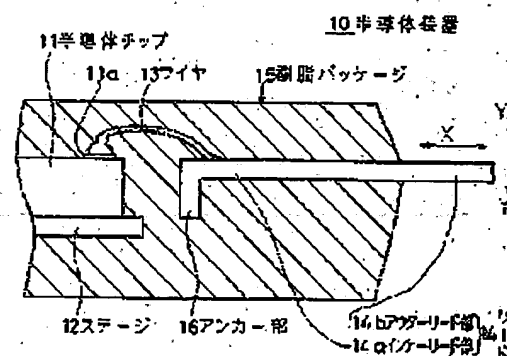
14d ノッチ部

15 樹脂パッケージ

16、21 アンカー部

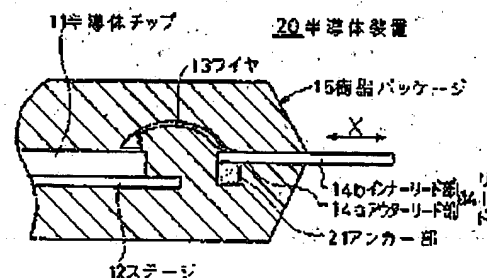
【図1】

本発明の一実施例である半導体装置の部分縦断面図



【図3】

本発明の変形例である半導体装置の部分縦断面図



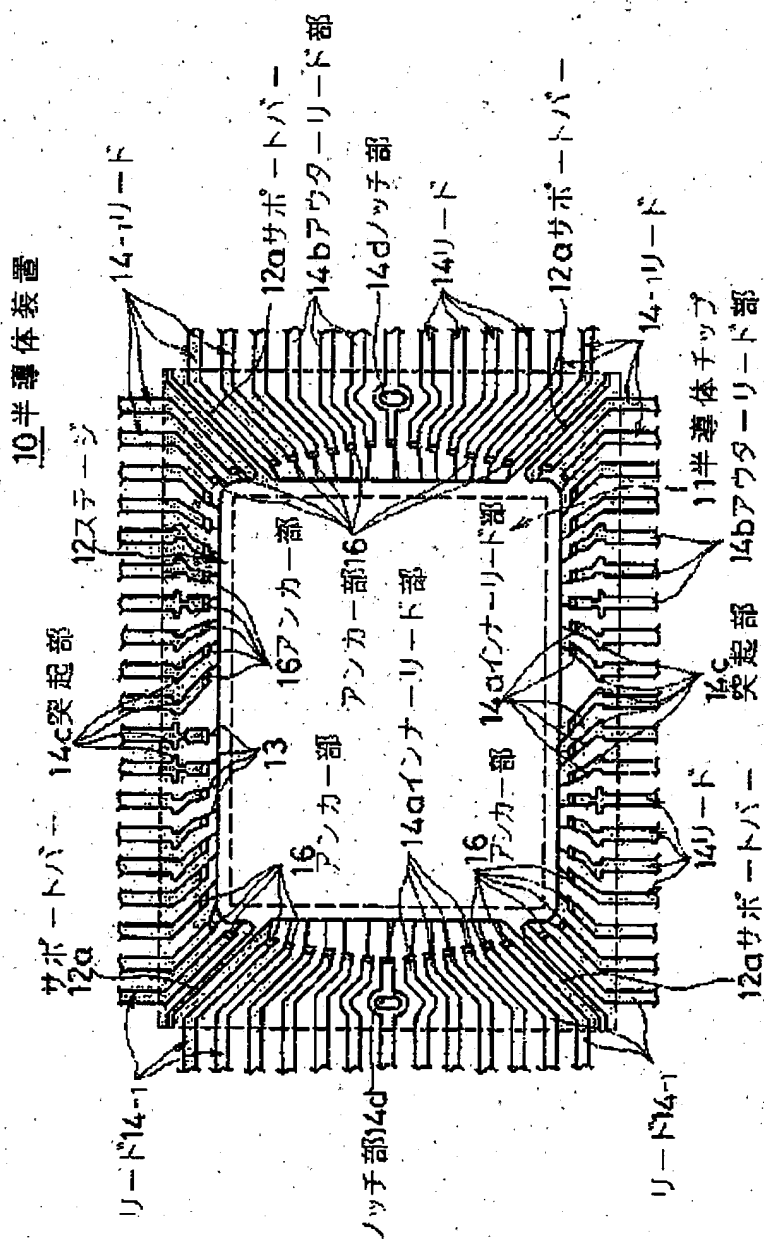


(5)

特開平5-315509

【圖2】

本発明の一実施例である半導体装置の横断背面図

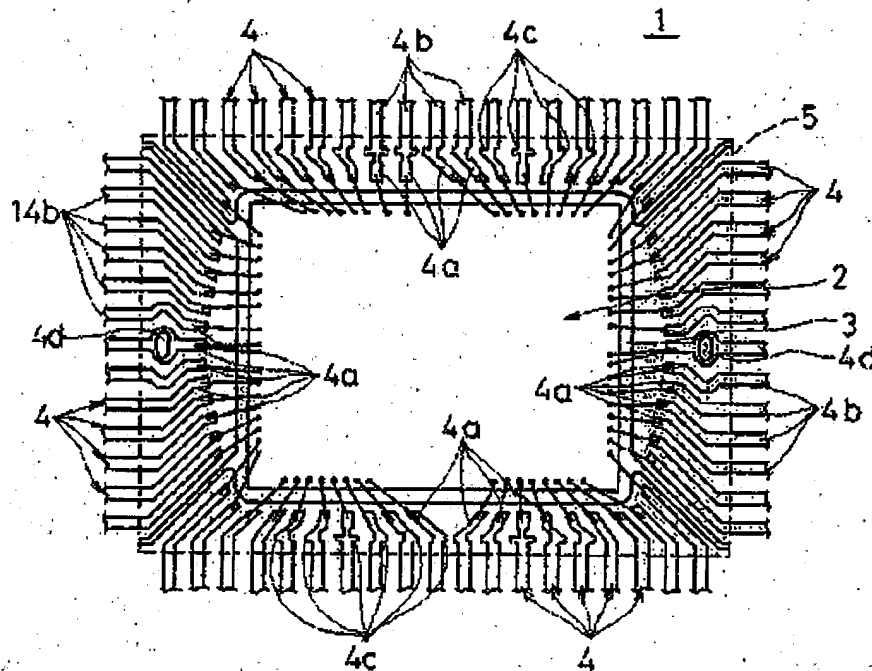


(6)

特開平5-315509

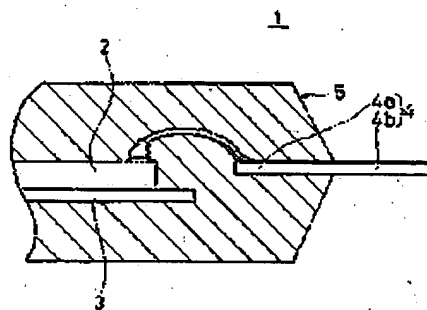
【図4】

従来の半導体装置の一例を示す横断面図



【図5】

従来の半導体装置の一例を示す部分縦断面図



フロントページの続き

(72)発明者 辻 和入  
 神奈川県川崎市中原区上小田中1015番地  
 富士通株式会社内

(72)発明者 濱中 雄三  
 神奈川県川崎市中原区上小田中1015番地  
 富士通株式会社内